

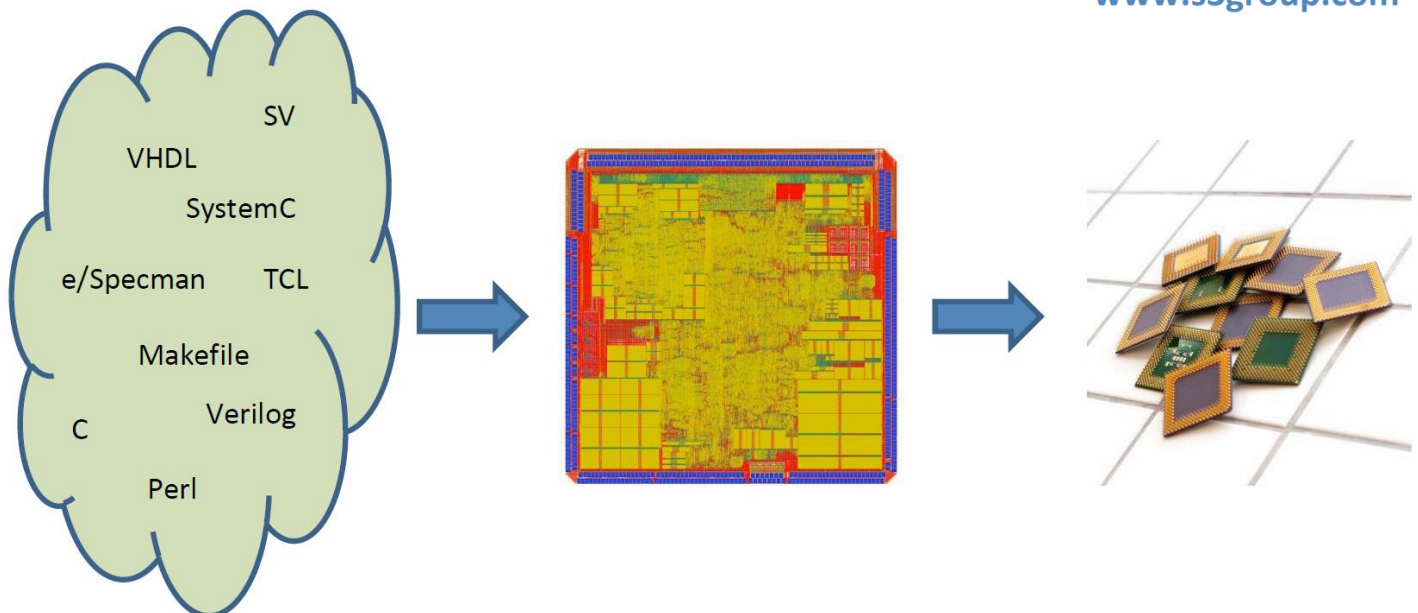


Digital Design of ASICs

Přednášející: Ing. Jan Kovalský
(S3 Semiconductors)
Kdy: **středa 18. 4. 2017 11:00**
Kde: UREL FEKT VUT v Brně, Technická 12
místnost **SF2.94**



www.s3group.com



Program semináře:

- Srovnání, v čem se shoduje a v čem liší postup digitálního návrhu a implementace pro ASIC a FPGA
- Nástroje používané pro návrh integrovaných obvodů
- Metody verifikace
- Časová analýza
- Fyzický návrh
- Testování