



## Zpracování RFID protokolů v reálném čase pro SDR

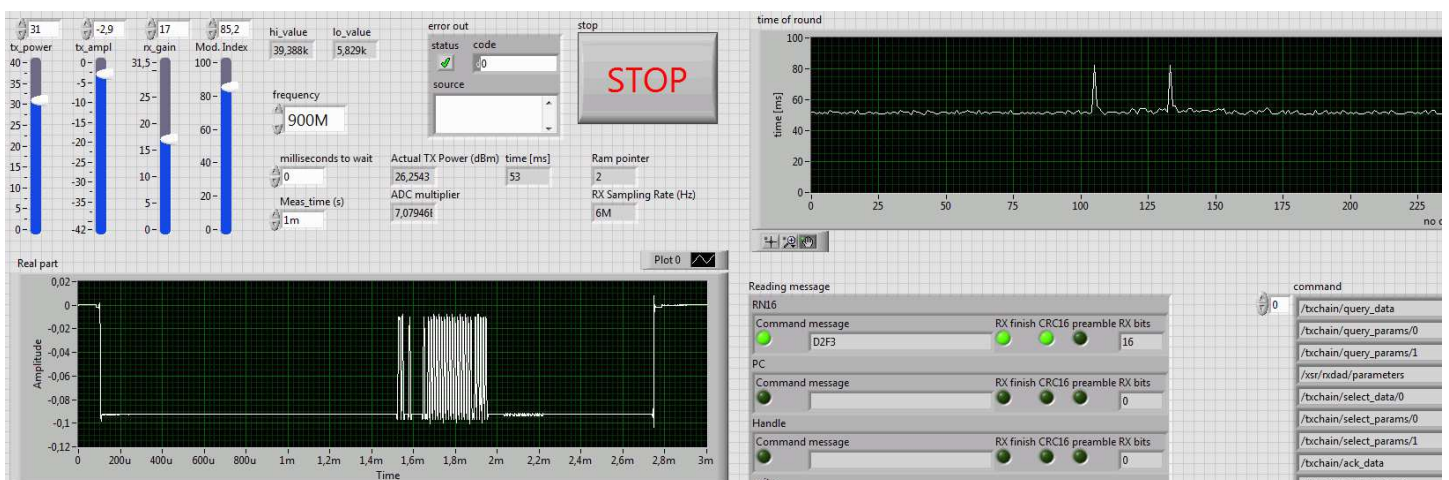
Aleš POVALAČ, Martin POSPÍŠIL, Martin DUŠEK, Vojtěch DERBEK

Projekt č. HS18314003 s firmou CISC Semiconductor GmbH  
LD12006 - Přenosové kanály a energeticky efektivní koncepty pro šetrná chytrá zařízení  
ED2.1.00/03.0072 - Centrum senzorních, informačních a komunikačních systémů (SIX)  
FEKT-S-11-12 - Zpracování signálů v mobilních a bezdrátových komunikačních systémech (MOBYS)

**Abstrakt** – Výzkumný tým vyvinul algoritmy a funkce pro zpracování signálů v emulátoru zařízení radiofrekvenční identifikace (RFID) v reálném čase. Práce zahrnuje implementaci funkcí příjmu v FPGA obvodu softwarově definovaného rádia (SDR) včetně bitového detektoru a dekodéru dat z komplexních IQ signálů, dále implementaci vysílacích funkcí v SDR FPGA, které se skládají z datového enkodéru a signálového filtru, zabezpečujícího splnění spektrálních masek definovaných normami EN 302 208 a FCC 15.247 pro signál v základním pásmu.

Všechny výpočty jsou prováděny v reálném čase. Přijímač používá digitální přizpůsobený filtr, který je schopen detekovat slabé signály pasivních backscatter tagů. Vzhledem k vysoké toleranci přenosové frekvence očekávaného signálu, která je až 22%, byl vyvinut adaptivní algoritmus, který umožňuje zachycení přijímače na skutečnou přenosovou rychlost.

Výsledky projektu zahrnují firmware pro FPGA (Verilog), softwarový kód (LabVIEW) a dokumentaci implementovaných a testovaných algoritmů a funkcí real-time zpracování dat emulátoru. Vyvinutá platforma emulátoru je schopna komunikace se skutečnými RFID zařízeními dle standardu EPCglobal Class-1 Generation-2 v reálném čase.



Obr. 1: Testovací aplikace v prostředí LabVIEW